

ESAME DI STATO PER L'ABILITAZIONE ALLA PROFESSIONE DI INGEGNERE

PRIMA SESSIONE 2018 – SEZIONE B

SETTORE INFORMAZIONE

PROVA PRATICA DI PROGETTAZIONE

TEMA N. 2: TELECOMUNICAZIONI

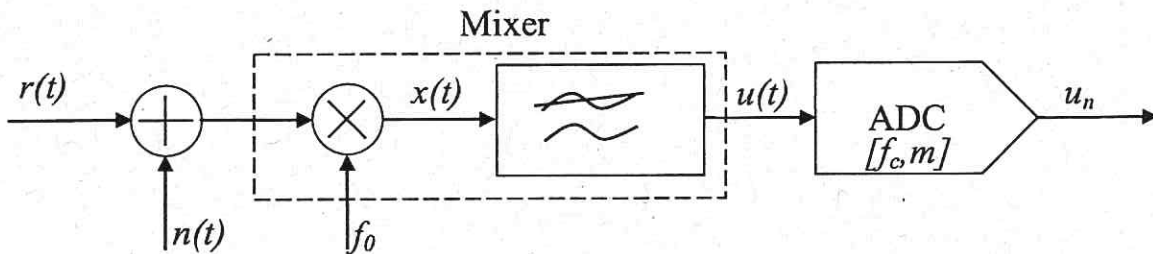


Figura 1

Si consideri il front-end di un ricevitore rappresentato in Fig. 1 dove:

- $r(t)$: segnale passa-banda in ricezione con frequenza di centro-banda $f_0 = 10$ kHz, banda $B = 1$ kHz, e spettro bilatero di potenza costante in banda pari a $R_0 = 0.1$ V²/Hz;
- $n(t)$: rumore termico con densità spettrale bilaterale di potenza $N_0 = 0.01$ V²/Hz;
- $u(t)$: segnale in uscita dal filtro passa-basso;
- u_n : segnale $u(t)$ campionato e quantizzato.

Il candidato risponda alle seguenti domande:

- 1) Si rappresenti lo spettro di potenza del segnale ricevuto, $G_r(f)$, e del rumore, $G_n(f)$.
- 2) Si calcoli il rapporto segnale-rumore (SNR) in dB nella banda di interesse B .
- 3) Si progetti il filtro passa-basso come filtro R-C nell'ipotesi di ingresso dell'ADC ad alta impedenza. Si giustifichi la scelta della frequenza di taglio.
- 4) Si mostri la funzione di trasferimento $H(f)$ del filtro sintetizzato al punto 3).
- 5) Si scelga la frequenza di campionamento minima f_c del convertitore analogico digitale (ADC) affinché non vi sia un effetto dell'aliasing apprezzabile sul segnale u_n .
- 6) Scegliere il numero di bit, m , del convertitore in modo da assicurare un errore di quantizzazione massimo inferiore all'1% dell'escursione del segnale $u(t)$. A tal fine si immagini che il convertitore abbia una dinamica pari a quella del segnale $u(t)$.

Si immagini ora di usare la stessa tipologia di blocchi di Fig. 1 per implementare un demodulatore fase-quadratura (QAM).

- 7) Si mostri lo schema a blocchi del demodulatore QAM. Il demodulatore deve produrre due segnali campionati, uno per la via in fase ed uno per la via in quadratura.
- 8) Si dimensionino i blocchi del demodulatore QAM affinché sia garantito il corretto funzionamento dello stesso. Seguire i punti da 3) a 6).
- 9) Si mostri come un errore di fase nell'oscillatore locale all'interno del demodulatore QAM si ripercuota sull'uscita dello stesso.

Handwritten signatures and marks at the bottom of the page.

ESAME DI STATO PER L'ABILITAZIONE ALLA PROFESSIONE DI INGEGNERE

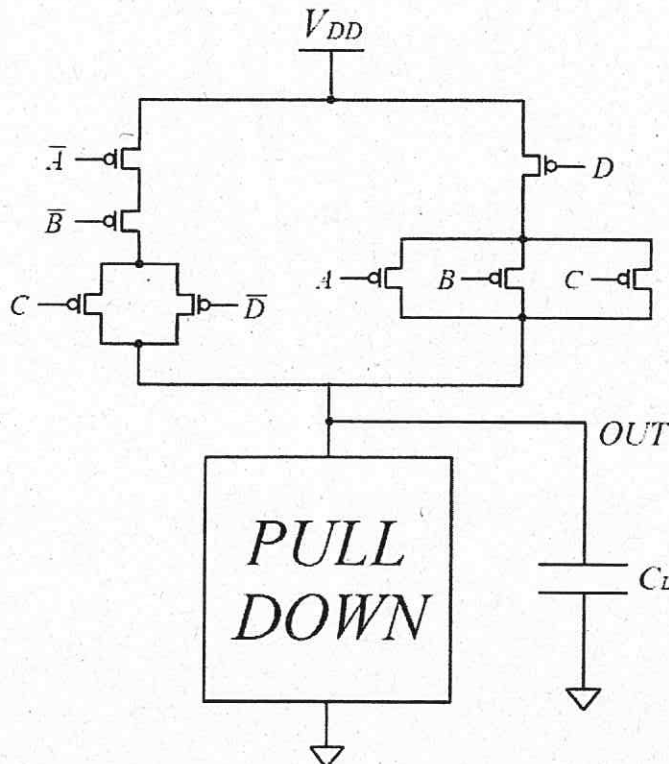
PRIMA SESSIONE 2018 – SEZIONE B

SETTORE INFORMAZIONE

PROVA PRATICA DI PROGETTAZIONE

TEMA N. 3: ELETTRONICA

Esercizio 1



- $V_{DD} = 1V$
- $V_{Tn} = 0.25V$
- $V_{Tp} = -0.25V$
- $\beta'_n = 200\mu A/V^2$
- $\beta'_p = 100\mu A/V^2$
- $C_{ox} = 23fF/\mu m^2$
- $L_{min} = 0.09\mu m$
- $\lambda = \gamma = 0$

Con riferimento al circuito in logica FCMOS in figura, si considerino i transistori esauriti al 90% dell'escursione di tensione e si assumano istantanei i fronti dei segnali applicati agli ingressi. La capacità di carico al nodo OUT è $C_L = 10$ fF. Il Candidato risponda ai seguenti quesiti:

1. Disegnare la rete di PULL DOWN e determinare la funzione logica realizzata al nodo OUT.
2. Determinare una transizione dei segnali di ingresso (limitandosi alle commutazioni su singolo ingresso) che produce un transitorio al nodo OUT di durata massima. Si risponda alla domanda sia nel caso del transitorio di salita che nel caso del transitorio di discesa.
3. Assumendo che tutti i transistori NMOS della rete di PULL DOWN siano caratterizzati dal medesimo fattore di forma S_N e tutti i transistori PMOS della rete di PULL UP siano caratterizzati dal medesimo fattore di forma S_P , determinare il valore minimo dei fattori di forma S_N e S_P in modo che la durata dei transienti di salita e discesa (al 90%) al nodo OUT sia non superiore a 140 ps.
4. Assumendo ora che i fattori di forma dei transistori NMOS della rete di PULL DOWN non siano tutti uguali, dimensionare tali fattori di forma in modo da rispettare il vincolo del punto 3 sulla durata del transitorio di discesa e, al tempo stesso, minimizzare l'occupazione di area.
5. Sia $A = B = C = 1$ e il segnale D sia rappresentato da una onda quadra con duty-cycle 75% e frequenza 35 MHz. Determinare la potenza statica media e la potenza dinamica media dissipate dal circuito.
6. Realizzare la medesima funzione logica del punto 1 in logica DOMINO.